

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Masayoshi HIRAO

GAU:

SERIAL NO: NEW APPLICATION

EXAMINER:

FILED: HEREWITH

FOR: PROBE CARD

REQUEST FOR PRIORITY

COMMISSIONER FOR PATENTS
ALEXANDRIA, VIRGINIA 22313

SIR:

- ☐ Full benefit of the filing date of U.S. Application Serial Number , filed , is claimed pursuant to the provisions of 35 U.S.C. §120.
- ☐ Full benefit of the filing date(s) of U.S. Provisional Application(s) is claimed pursuant to the provisions of 35 U.S.C. §119(e): Application No. Date Filed

- ☒ Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

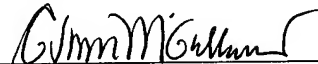
<u>COUNTRY</u>	<u>APPLICATION NUMBER</u>	<u>MONTH/DAY/YEAR</u>
Japan	2002-243652	August 23, 2002

Certified copies of the corresponding Convention Application(s)

- ☒ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee
- ☐ were filed in prior application Serial No. filed
- ☐ were submitted to the International Bureau in PCT Application Number
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- ☐ (A) Application Serial No.(s) were filed in prior application Serial No. filed ; and
- ☐ (B) Application Serial No.(s)
- ☐ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND,
MAIER & NEUSTADT, P.C.



Marvin J. Spivak

Registration No. 24,913



22850

Tel. (703) 413-3000
Fax. (703) 413-2220
(OSMMN 05/03)

C. Irvin McClelland
Registration Number 21,124

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日
Date of Application:

2002年 8月23日

出願番号
Application Number:

特願2002-243652

[ST.10/C]:

[JP 2002-243652]

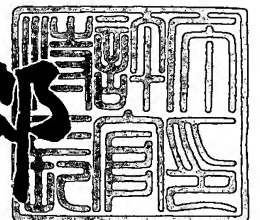
出願人
Applicant(s):

三菱電機株式会社

2002年 9月24日

特許庁長官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2002-3073746

【書類名】 特許願

【整理番号】 540583JP01

【提出日】 平成14年 8月23日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 21/66
G01R 1/073

【発明者】

 【住所又は居所】 福岡県福岡市西区今宿東一丁目1番1号 福菱セミコン
 エンジニアリング株式会社内

 【氏名】 平尾 正吉

【特許出願人】

 【識別番号】 000006013

 【住所又は居所】 東京都千代田区丸の内二丁目2番3号

 【氏名又は名称】 三菱電機株式会社

【代理人】

 【識別番号】 100062144

 【弁理士】

 【氏名又は名称】 青山 葆

【選任した代理人】

 【識別番号】 100086405

 【弁理士】

 【氏名又は名称】 河宮 治

【手数料の表示】

 【予納台帳番号】 013262

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 プローブカード

【特許請求の範囲】

【請求項 1】 半導体装置の製造過程で該半導体装置のチップ特性検査を行う際に用いるプローブカードであって、検査用大電流を流すために複数のプローブピンを備え、該複数の各プローブピンを上記半導体装置のチップパッドに当接させたときの接触抵抗値よりも大きい値の抵抗を、上記各プローブピンに直列に接続したプローブカードにおいて、

上記各プローブピンに、チップ特性測定用とは別に、上記各プローブピンの接触特性チェック用の配線を設け、該接触特性チェック用配線は、上記各プローブピンとそれに直列に接続された上記抵抗との間に位置する接続点から、それぞれ引き出されていることを特徴とするプローブカード。

【請求項 2】 上記プローブカードはその基板にチップ特性検査用のコネクタ電極部と、プローブカードチェック用のコネクタ電極部を設けた請求項 1 記載のプローブカード。

【請求項 3】 上記チップ特性検査用のコネクタ電極部と上記プローブカードチェック用のコネクタ電極部は同一寸法形状であり、上記プローブカード基板の互いに対向する 2 つの側辺部にそれぞれ設けた請求項 2 記載のプローブカード。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明はプローブカードに関し、特に、半導体装置の製造過程におけるウエハ状態およびチップ状態での電気的特性検査の測定を行う際に使用するプローブカードに関するもので、特にパワーデバイス半導体装置のウエハ状態およびチップ状態のテストを行う際に使用するプローブカードに関する。

【0002】

【従来の技術】

一般に、パワーデバイス半導体装置は、ユーザ側に出荷される前に、ウエハテ

スト、チップテスト、ファイナルテストの3段階のテストが行われる。ウエハテストはウエハ状態で行われるテストであり、チップテストは、ウエハをダイシングした後のチップの状態で行われるテストである。また、ファイナルテストは、上述のパワーデバイスのチップをモールドの中に組み込み、モジュールの状態に組み立てた後で、ユーザ側に出荷される前に行われる最終テストである。

【0003】

ウエハテストおよびチップテストは、組み立て工程に不良チップを可能な限り流入させない、即ち、チップの状態で不良チップを可能な限りリジェクトする目的で行われる。

【0004】

これは、組み立て工程への不良チップの流入が低い程、トータルのみにて製造コストを低く抑えることができるためである。逆に、不良チップが組み立て工程に流入する割合が高いと、不良チップだけでなく、モジュールごと、即ち、一緒に組み込まれた良品チップやその他の良品の部分までも廃棄することが必要となり、このためトータルのみにた場合、製造コストが高くなってしまう。よって、ウエハテストおよびチップテストでの不良チップのリジェクトの精度を向上させることは、製造コストの削減のために極めて重要である。

【0005】

また、ウエハテスト、チップテストでの不良チップのリジェクト精度を上げるためには、なるべくファイナルテストに近い条件でこれらのテストを行う必要がある。とりわけ、パワーデバイスは電流容量が大きいので、ウエハテストおよびチップテストでも可能な限り大電流で測定する必要がある。

【0006】

ウエハテストまたはチップテストを行う際は、プローブカードが一般的に使用されるが、プローブカードに設けられたタングステン等のバネ性のプローブ針（以後、「ピン」または「ニードル」と略称する）の1本当たりに流れる電流容量には制限がある。そのため、それを超える電流を流す場合、複数のピン（またはニードル）を電氣的にショートして使用している。即ち、図9に示すように半導体装置チップの同一電極パッド上に複数のピン（またはニードル）を当接させて、

それを電氣的にショートして使用する。

【 0 0 0 7 】

図 9 は従来のプローブカード構造の等価回路図であり、 n 個のピン（またはニードル）をチップのパッド面 9 1 に接触させ、電流 I を流した状態を示す。ここで、 $P_1, P_2, P_3, \dots, P_N$ は、各ピン（またはニードル）を表し、 $r_1, r_2, r_3, \dots, r_n$ は、これらの（ピンまたはニードル）とチップのパッドとの接触抵抗を表す。

【 0 0 0 8 】

【発明が解決しようとする課題】

しかし、このような従来のプローブカードには以下に述べる課題がある。即ち、第 1 の課題は、図 9 に示すように、大電流を流す目的で、ピン（またはニードル）を同一パッド 9 1 上に複数本接触させたとしても、それぞれ接触抵抗 $r_1, r_2, r_3, \dots, r_n$ は一様ではないため、各ピン（またはニードル）に流れる電流の流れ方に偏りが出てくる。即ち、各ピン（またはニードル）に流れる電流のバラツキは、各ピン（またはニードル）とパッドとの接触抵抗のバラツキに左右され、接触抵抗の最も小さいものに電流が集中し、ピン（またはニードル）が破損する。1 本が破損すると次に接触抵抗の小さいものに電流が集中して、その結果、次々に破損が連続して起こることがある。

【 0 0 0 9 】

このように、一部のピン（またはニードル）に電流が集中することにより、チップのパッドが焼損したり、ピン（またはニードル）が焼損したり、パッドの一部の部位に電流が偏り、精度良くテスト測定ができない等の問題がある。

【 0 0 1 0 】

上記課題を解消するために、特開昭 6 0 - 1 4 2 5 2 6 号公報では、電氣的特性が検査される半導体素子とプローブカードの複数の各ピン（プローブ針）との接触抵抗値より大きい抵抗を各ピンに直列に挿入し、各ピンに流れる電流値を均等にすることにより、測定中にピンが破損することを防止する技術が開示されている。以後の説明では、このような大電流を各ピンにバランス良く流すために各ピンに直列に挿入された抵抗のことを「バランス抵抗」と呼ぶものとする。

しかし、この従来構成では、大電流を各ピンにバランス良く流すための方法は示唆しているものの、プローブカードの各ピンの不良の有無を検査するためのチェック方法については何ら開示されておらず、そのため実用化に問題があった。

【 0 0 1 1 】

第 2 の課題は、プローブカードのピン（またはニードル）は、半導体装置の特性検査を繰返し行って使用しているうちに、ピン先端に汚れ等が付着してピン先端と検査パッド部との接触抵抗が変化したり、ピンのバネ性が劣化して接触抵抗が増大したりする。接触抵抗の変化は検査される半導体装置の特性検査結果を不正確なものにする。そのためプローブカードのピン（またはニードル）の定期的な検査を行い、各ピン（またはニードル）の不良の有無を日常的に確認し、もし不良があった場合には、交換する必要がある。

【 0 0 1 2 】

このプローブカードのピン（またはニードル）の検査には、プローブカードチェッカー（図 1 0 の参照番号 1 0 1 で示す）が使用される。具体的には、特開平 0 8 - 2 9 9 2 1 0 号公報のプローブカードチェッカーに示すように、チェッカーの金属板上にプローブカードのピン（またはニードル）を弾性接触させ、金属板とプローブカードのコネクタ電極間の電気抵抗を測ることにより、各ピン（またはニードル）における異常の有無をチェックする。

【 0 0 1 3 】

しかし、図 1 0 に示すように、複数のピン（またはニードル）を同一パッド上に当接させてそれらを電氣的にショートして使用する場合には、上述の方法では、全ピン（または全ニードル）とプローブカードチェック用の金属板 1 0 2 との接触抵抗が、電氣的に並列につながってしまうため、ピン（またはニードル）全体の異常の有無は判定できるものの、一部または個々のピン（またはニードル）に異常が有るか無いかの判別はできないといった課題があった。

【 0 0 1 4 】

また、特開平 0 5 - 3 4 7 3 3 5 号公報では、各プローブ針に直列に開閉切替スイッチを設け、プローブ針のチェック時にはチェックするプローブ針のスイッチだけをオンにし、その他のスイッチをオフにすることにより、各プローブ針一

本ごとのチェックを行うことが開示されている。

【0015】

しかし、この構成では、大電流を流すためのバランス抵抗を各プローブ針に接続すると、各プローブ針のチェックの際にバランス抵抗が直列に入ってしまうため、全くチェックできなくなってしまう。従って、大電流用のバランス抵抗を取り付けたプローブカードには使用できない。

【0016】

また、特開平06-120313号公報では、ウエハテスト中にプローブ針をチェックするために、チップ検査用プローブ針とは別に、プローブ針の接触状態検査用のプローブ針を設け、これらのプローブ針間の抵抗を測定して、プローブ針の接触不良の有無を確認することが開示されている。

【0017】

しかし、この構成では、バランス抵抗を各プローブ針に接続すると、各プローブ針のチェックの際にバランス抵抗が直列に入ってしまうため、全くチェックできなくなってしまう。従って、大電流用のバランス抵抗を取り付けたプローブカードには使用できない。

【0018】

本発明は、上記課題を解決するためになされたもので、複数のプローブピンを電氣的にショートして使う場合に、各プローブピンにバランス良く電流を流すことができ、電流が一部のピンに集中して偏った流れをすることによるチップパッドの焼損を防止するとともに、プローブピンの焼損を防止し、検査の測定精度を向上させることができ、且つ、複数のプローブピンを電氣的にショートして使用する場合でも、各プローブピンの不具合の有無を個別に確認することができるプローブカードを提供することを目的とする。

【0019】

また、本発明は、通常のプローブカード基板では、コンタクトチェック用のコネクタ電極数が不足している場合でも、各プローブピンの不具合の有無を個別に確認することができるプローブカードを提供することを目的とする。

【0020】

さらに、本発明は、従来のプローブカードチェッカーをそのまま使用して、プローブカードの改良を実現することを目的とする。

【 0 0 2 1 】

【課題を解決するための手段】

上記目的を達成するために、本発明の第 1 の態様によるプローブカードは、半導体装置の製造過程において半導体装置のチップ特性検査を行う際に用いられるプローブカードであって、検査用大電流を流すために複数のプローブピンを備え、各プローブピンを上記半導体装置のチップパッドに当接させたときの接触抵抗値よりも大きい値のバランス抵抗を、各プローブピンに直列に接続したプローブカードにおいて、各プローブピンに、チップ特性測定用とは別に、各プローブピンの接触特性チェック用の配線を設け、接触特性チェック用配線は、各プローブピンとそれに接続されたバランス抵抗との間に位置する接続点から、それぞれ引き出されていることを特徴とする。

【 0 0 2 2 】

上記構成により、各プローブピンにバランス良く電流を流すことが可能となり、電流が一部のピンに集中して偏った流れをすることによるチップパッドの焼損を防止し、プローブピンの焼損を防止し、検査の測定精度を向上させることができるとともに、複数のプローブピンを電氣的にショートして使用する場合でも、各プローブピンの不具合の有無を個別に確認することができる。

【 0 0 2 3 】

本発明の第 2 の態様によるプローブカードは、上記第 1 の態様において、プローブカードはその基板にチップ特性検査用のコネクタ電極部と、プローブカードチェック用のコネクタ電極部を設けたことを特徴とする。

【 0 0 2 4 】

上記構成により、通常のプローブカード基板では、コンタクトチェック用のコネクタ電極数が不足している場合でも、上記第 1 の態様と同様の効果が得られる。

【 0 0 2 5 】

本発明の第 3 の態様によるプローブカードは、上記第 3 の態様において、チッ

ブ特性検査用のコネクタ電極部と上記プローブカードチェック用のコネクタ電極部は同一寸法形状であり、上記プローブカード基板の互いに対向する2つの側辺部にそれぞれ設けたことを特徴とする。

【0026】

上記構成により、プローブカード基板に同一寸法形状のコネクタを前後に2つ設けたことにより、従来のプローブカードチェッカーをそのまま使用して、プローブカードの改良を実現することができる。

【0027】

【発明の実施の形態】

以下、図1乃至図8を用いて本発明の実施の形態について説明する。なお、各図において共通する要素には同一の符号を付し、重複する説明については省略している。

【0028】

図1は本発明に係るプローブカード1の基本構成を説明するための図で、検査される半導体チップのパッドに接触させ、電流 I を流した状態の等価回路図を示す。同図において、プローブカードは、バネ性の n 個のピン（またはニードル）を備え、各ピンは、大電流を流す目的でバランス抵抗が直列に接続挿入されて、チップのパッドに接触している。ここで、 $P_1, P_2, P_3, \dots, P_n$ は、各ピン（またはニードル）を表し、 $r_1, r_2, r_3, \dots, r_n$ は、これらのピン（またはニードル）とチップのパッドとの接触抵抗を表す。また、 $R_1, R_2, R_3, \dots, R_n$ は、これらのピン（またはニードル）に直列に接続されているバランス抵抗を表す。

【0029】

バランス抵抗 $R_1, R_2, R_3, \dots, R_n$ は同じ抵抗値であり、且つ、接触抵抗 $r_1, r_2, r_3, \dots, r_n$ に比べて充分大きな値に設定しているものとする。従って、バランス抵抗 $P_1, P_2, P_3, \dots, P_{n-1}$ の任意のピン（またはニードル） P_k に流れる電流 I_{P_k} は、

$$I_{pk} = \frac{\frac{1}{r_k + R_k}}{\frac{1}{r_1 + R_1} + \frac{1}{r_2 + R_2} + \frac{1}{r_3 + R_3} + \dots + \frac{1}{r_n + R_n}} \times I$$

$$\approx \frac{\frac{1}{R_k}}{\frac{1}{R_1} + \frac{1}{R_2} + \frac{1}{R_3} + \dots + \frac{1}{R_n}} \times I$$

$$\approx \frac{I}{n}$$

となり、各ピン（またはニードル）には、印可した電流の $1/n$ ずつバランス良く電流が流れる。

【0030】

これにより、電流が一部のピンに集中して偏った流れをすることによるチップパッドの破損を防止するとともに、プローブカードのピンまたはニードルの破損を防止し、検査の測定精度を向上させることができる。

【0031】

（実施の形態1）

図2は本発明の実施の形態1に係るプローブカード1の好ましい構造例の等価回路図を示す。本実施の形態1では、バランス抵抗 $R_1, R_2, R_3, \dots, R_n$ が接続された n 個のピン（またはニードル） $P_1, P_2, P_3, \dots, P_n$ よりプローブカードのコンタクトチェック用の配線 $L_1, L_2, L_3, \dots, L_n$ を接続したプローブカード構成の等価回路図を示す。図2に示すように、各ピンとそれに接続されたバランス抵抗との間に位置する接続点から、それぞれコンタクトチェック用の配線が引き出されている。

【0032】

また、図3は、図2のプローブカード1において、プローブカードチェッカー101を使用して、コンタクトチェックを行った場合の等価回路図を示す。 $P_1 \sim P_N$ はピン（またはニードル）、 R はバランス抵抗、 $r_1' \sim r_n'$ は各ピン $P_1 \sim P_N$ とプローブカードチェッカー用の金属板102との接触抵抗を表す。

【0033】

このように図3では、金属板との接触抵抗 $r_1' \sim r_n'$ を測定し、各ピン

$P_1 \sim P_N$ のコンタクトチェックを行い、コンタクトチェックのためにプローブカードチェッカー用の金属板にプローブカードのピンまたはニードルが接触されている。

【 0 0 3 4 】

このような構成とすることにより、例えば 1 列目のピン P_1 に注目した場合、プローブカードチェック時の接触抵抗 r_1' と並列に下記の抵抗：

$$R_1 + \frac{1}{\frac{1}{r_2 + R_2} + \frac{1}{r_3 + R_3} + \frac{1}{r_4 + R_4} + \dots + \frac{1}{r_n + R_n}}$$

が接続されていることになる。しかし、1 列目のピン P_1 に接続されたバランス抵抗 R_1 はプローブカードチェック時の接触抵抗 r_1' よりも充分に大きいので、接触抵抗 r_1' の合否を判定する上では、これらの抵抗は障害とはならない。ちなみに、当該金属板には、通常、金メッキを施されたものが使用されるので、プローブカードチェック時の当該接触抵抗 r_1' は、チップパッドとピン（またはニードル）との接触抵抗 r_1 に比べて、さらに小さい。

【 0 0 3 5 】

同様に 2 列目以降のピン $P_2 \sim P_n$ に関しても、各ピン（またはニードル）のコンタクトチェックを個別に行うことができる。なお、図 3 の構成では、各バランス抵抗は同一の抵抗値 R を有する場合を例示している。

【 0 0 3 6 】

（実施の形態 2）

図 4 ～ 図 6 は本発明の実施の形態 2 に係るプローブカード用マザーボード 4（以後、「プローブカード基板」と呼ぶ）を示す上面図である。図 7 は従来のプローブカード基板 4 を比較のために示す上面図である。

【 0 0 3 7 】

図 7 に示す従来のプローブカード基板 4 の場合には、基板の片側だけにコネクタ電極 5 が設けられている。しかし、このコネクタ電極 5 は、チップテストおよびウエハテスト用に使用され、空き電極が残っていない場合があり、そのため図 2 および図 3 に示すような各ピン（またはニードル）よりチップ特性測定用とは別に、各ピンのコンタクトチェック専用の配線 $L_1, L_2, L_3, \dots, L_n$ を設

けた構成のプロブカードを実現できない場合がある。

【0038】

そこで図4～図6に示すように、ウエハテスト用およびチップテスト用とは別に、プロブカードチェック用のコネクタ電極部6を設ける。このように構成することにより、ウエハテスト用およびチップテスト用のコネクタ電極5が使用されて空き電極が無い場合でも、プロブカードチェック用のコネクタ電極部6を使用することができる。

【0039】

これらのプロブカード基板4の使用方法としては、ウエハテストおよびチップテストの際は、ウエハテスト用およびチップテスト用のコネクタ電極5をテストのコネクタ（不図示）に差込み、プロブカードチェックの場合はプロブカードチェック用のコネクタ電極部6を当該チェッカー101に差込んで使用する。

【0040】

（実施の形態3）

前述の実施の形態2の変形例として、図8は本発明の実施の形態3に係るプロブカード基板4を示す。本実施の形態では、基板4の片側に設けた通常のウエハテスト用およびチップテスト用のコネクタ電極部5とは別に、それと反対側にプロブカードチェック用のコネクタ電極部6を設け、上記ウエハテスト用およびチップテスト用のコネクタ電極部5と全く同一の寸法形状に形成する。

【0041】

このように構成することにより、従来のプロブカードチェッカー101を使用して、プロブカードチェックの改良型を実現することができる。

【0042】

なお、本発明の実施の形態1～3ではパワーデバイス半導体装置のウエハ状態およびチップ状態のテストを行う際に使用するプロブカードを代表例として説明しているが、本発明はこれに限定されるものではなく、他の半導体装置の製造工程における検査用に使用されるプロブカードにも適用できるものである。

【0043】

【発明の効果】

以上説明したように、本発明の第1の態様によるプローブカードは、検査用大電流を流すために複数のプローブピンを備え、各プローブピンを上記半導体装置のチップパッドに当接させたときの接触抵抗値よりも大きい値のバランス抵抗を、各プローブピンに直列に接続するとともに、各プローブピンに、チップ特性測定用とは別に、各プローブピンの接触特性チェック用の配線を設け、接触特性チェック用配線は、各プローブピンとそれに接続されたバランス抵抗との間に位置する接続点から、それぞれ引き出されていることにより、各プローブピンにバランス良く電流を流すことが可能であり、電流が一部のピンに集中して偏った流れをすることによるチップパッドの焼損を防止でき、プローブピンの焼損を防止し、検査の測定精度を向上させることができるとともに、複数のプローブピンを電氣的にショートして使用する場合でも、各プローブピンの不具合の有無を個別に確認することができる。

【0044】

本発明の第2の態様によるプローブカードは、プローブカードはその基板にチップ特性検査用のコネクタ電極部と、プローブカードチェック用のコネクタ電極部を設けたことにより、通常のプローブカード基板では、コンタクトチェック用のコネクタ電極数が不足している場合でも、上記第1の態様と同様の効果が得られる。

【0045】

本発明の第3の態様によるプローブカードは、チップ特性検査用のコネクタ電極部と上記プローブカードチェック用のコネクタ電極部は同一寸法形状とし、上記プローブカード基板の対向する側辺に2つ設けたことにより、従来のプローブカードチェッカーをそのまま使用して、プローブカードの改良を実現することができる効果がある。

【図面の簡単な説明】

【図1】 本発明に係るプローブカードの基本構成を説明するための等価回路図

【図2】 本発明の実施の形態1に係るプローブカードの等価回路図

【図 3】 図 2 のプローブカードにおいてコンタクトチェックを行った場合の等価回路図

【図 4】 本発明の実施の形態 2 に係るプローブカード基板の一例の上面図

【図 5】 本発明の実施の形態 2 に係るプローブカード基板の一例の上面図

【図 6】 本発明の実施の形態 2 に係るプローブカード基板の一例の上面図

【図 7】 従来のプローブカード基板の上面図

【図 8】 本発明の実施の形態 3 に係るプローブカード基板の上面図

【図 9】 従来のプローブカードの等価回路図

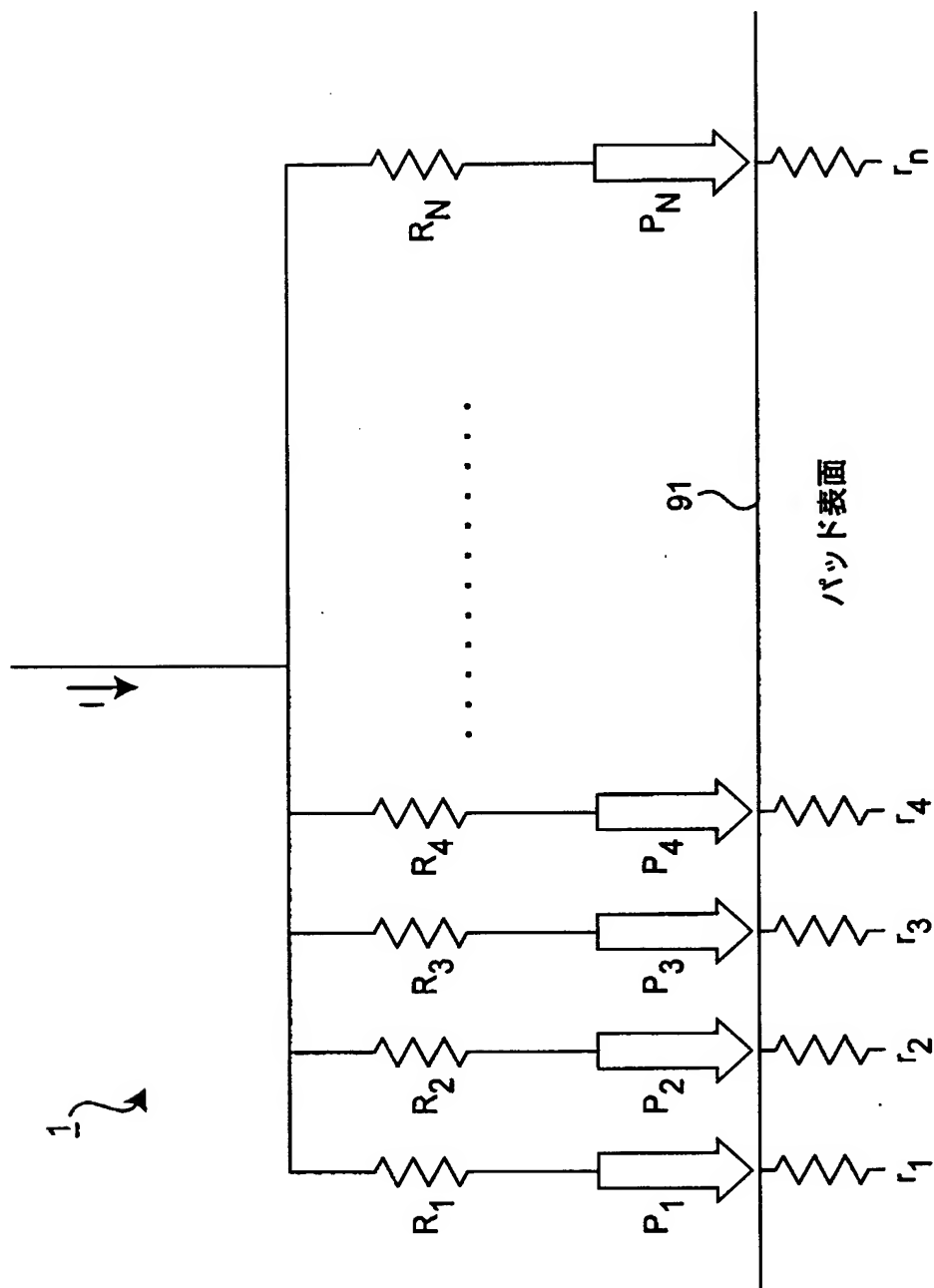
【図 1 0】 図 9 のプローブカードにおいてコンタクトチェックを行った場合の等価回路図

【符号の説明】

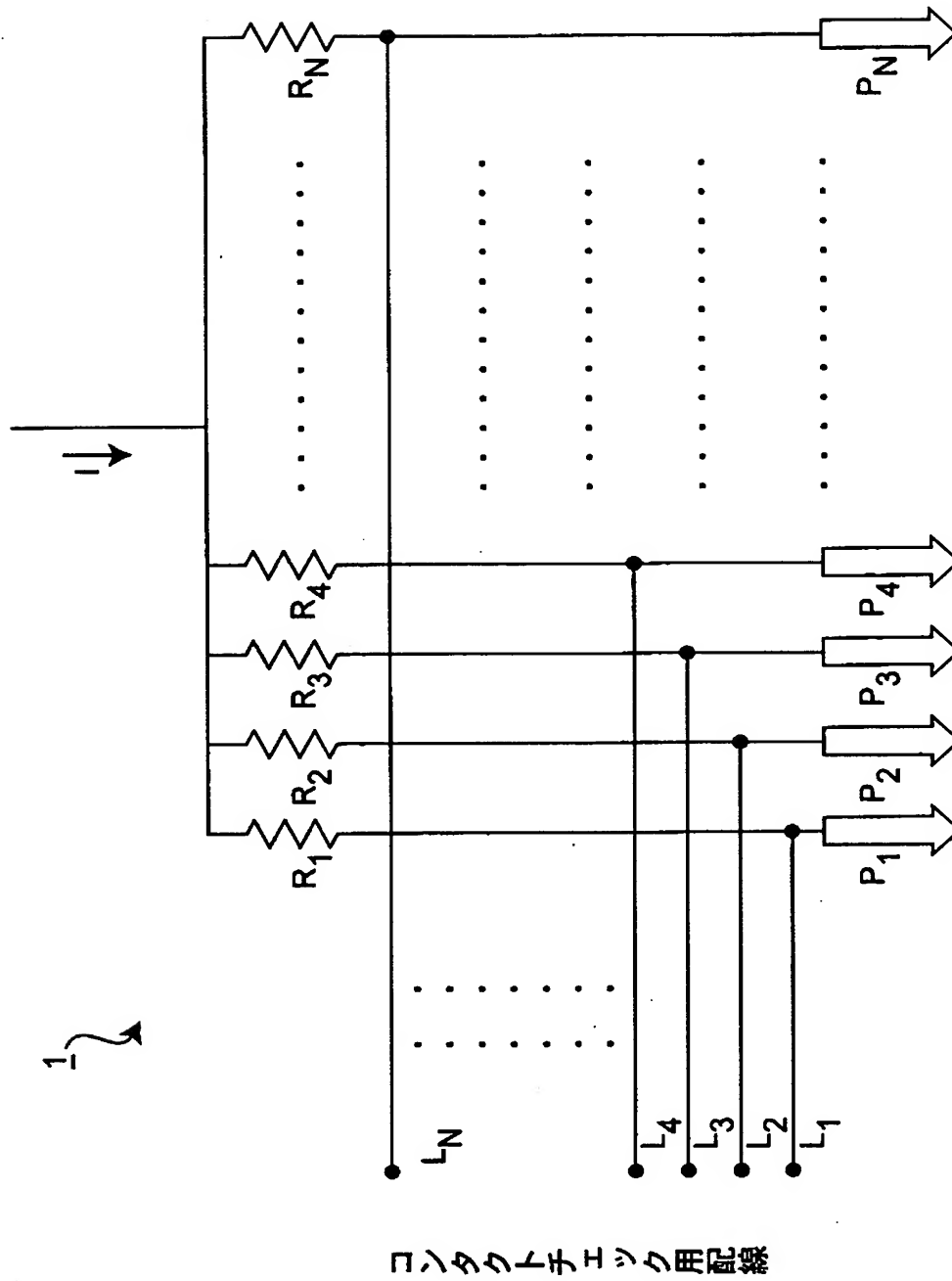
1, 2 プローブカード、 4 プローブカード基板、 5, 6 コネクタ電極部、 1 0 1 プローブカードチェッカー、 1 0 2 金属板、
 $P_1 \sim P_n$ プローブピン、 $r_1 \sim r_n$ 接触抵抗、 $R_1 \sim R_n$ バランス抵抗、
 $L_1 \sim L_n$ コンタクトチェック用配線。

【書類名】 図面

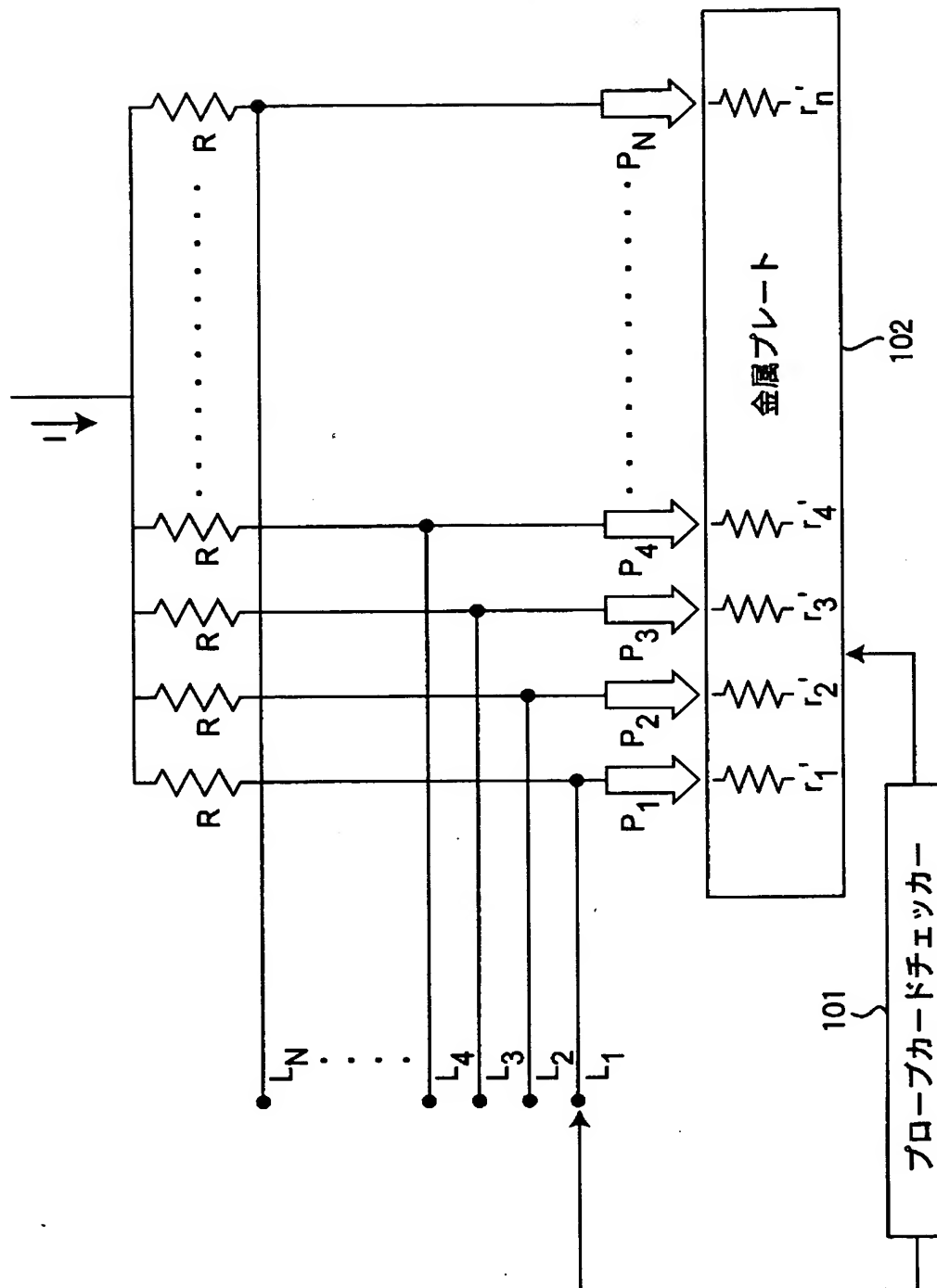
【図 1】



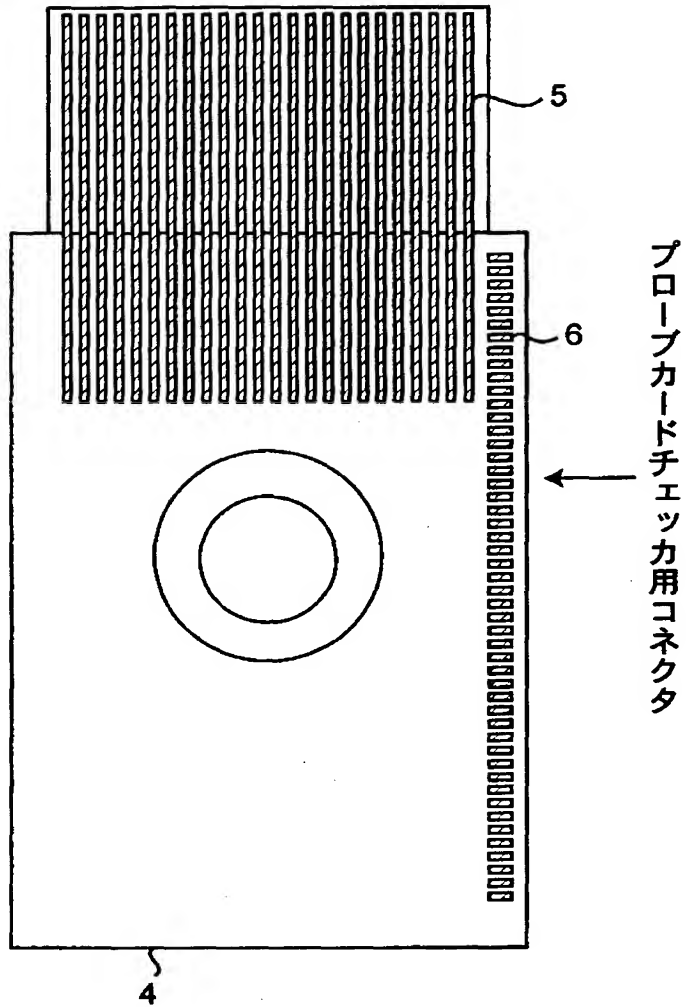
【図 2】



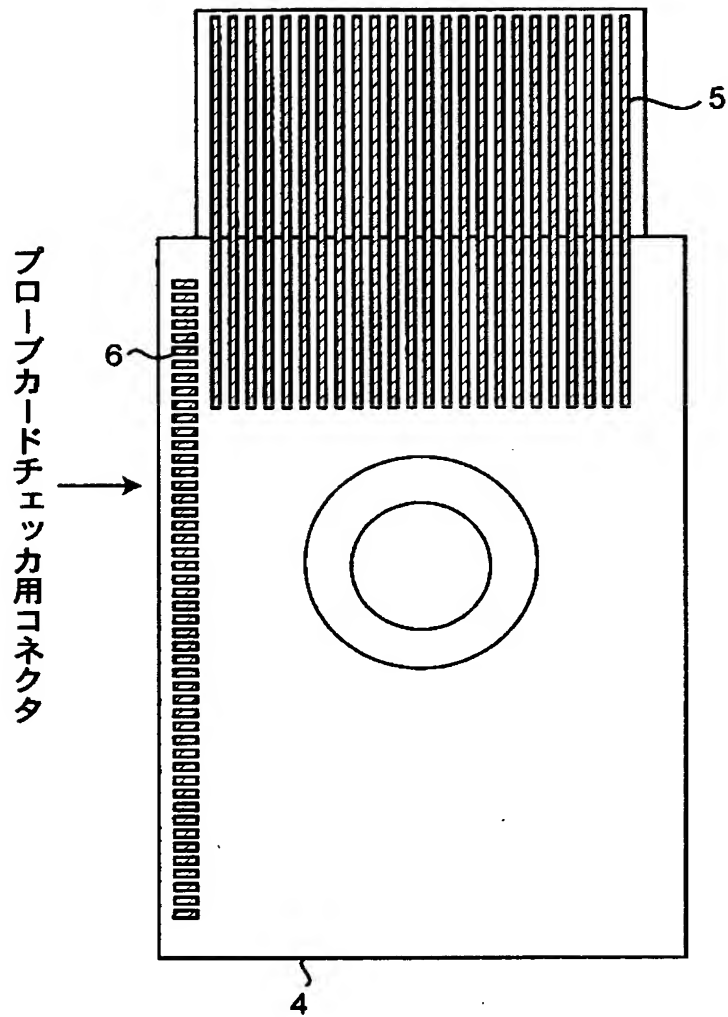
【図3】



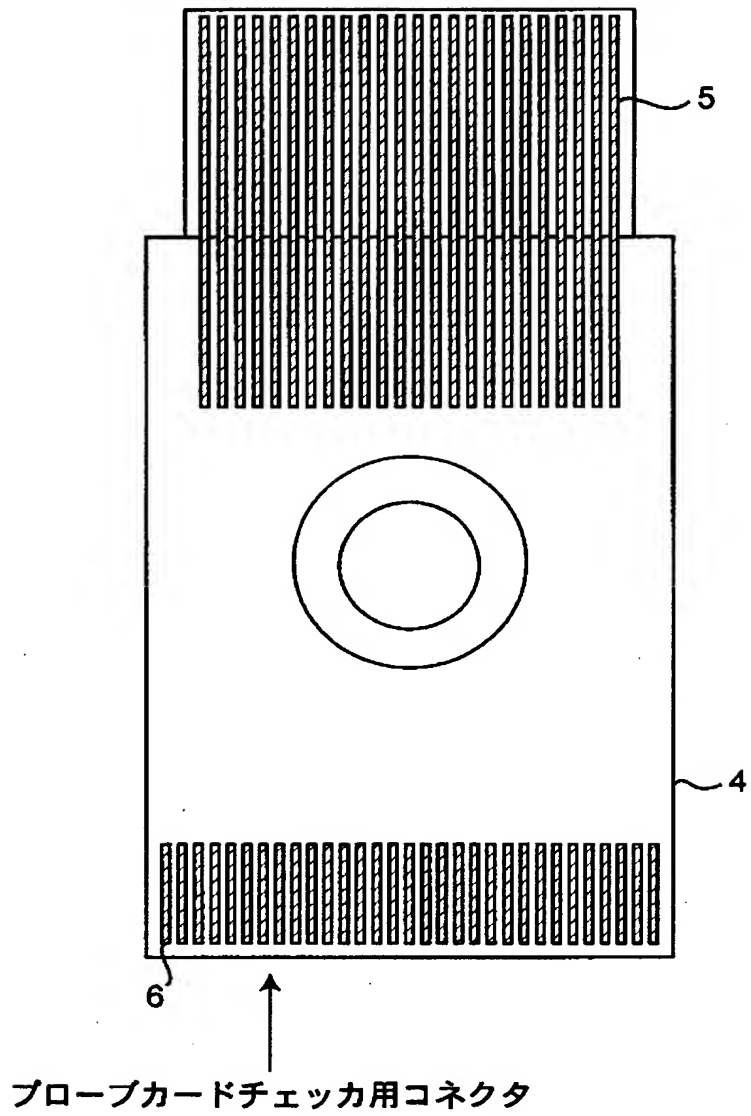
【図 4】



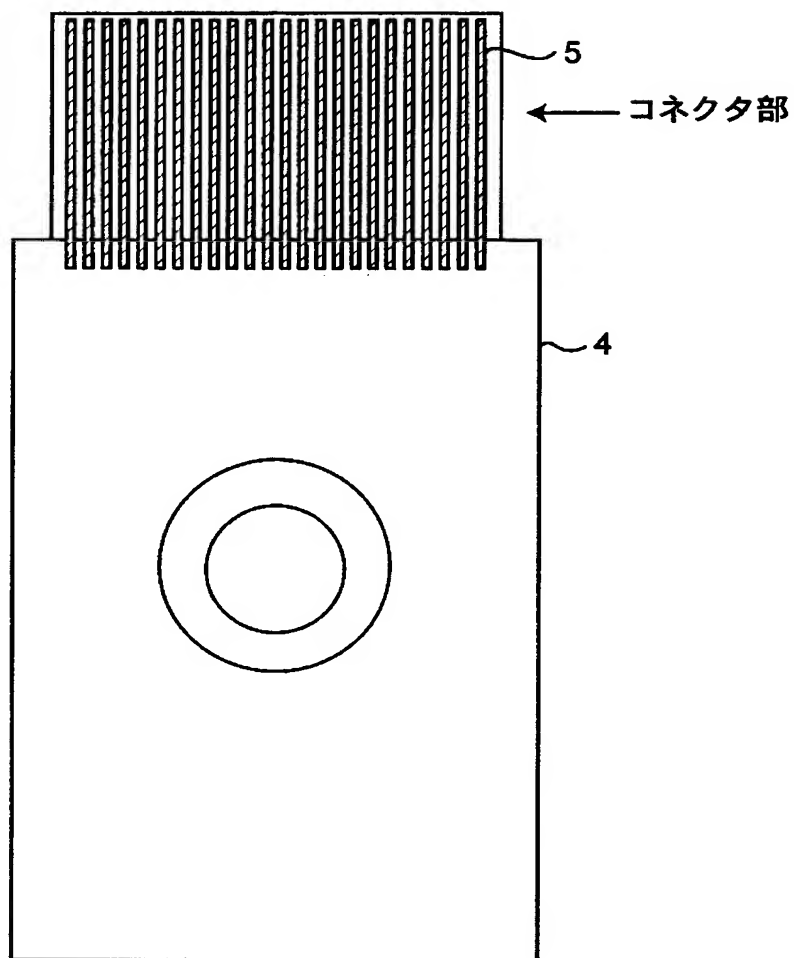
【図 5】



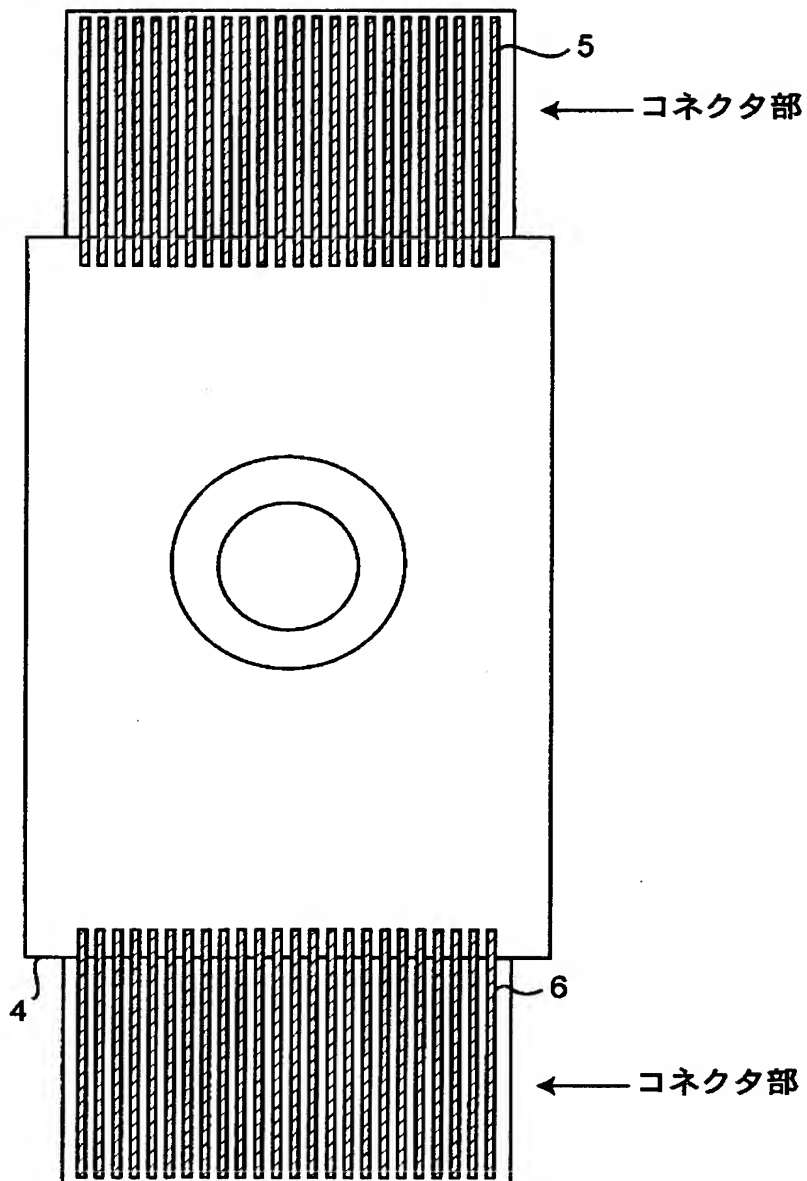
【図 6】



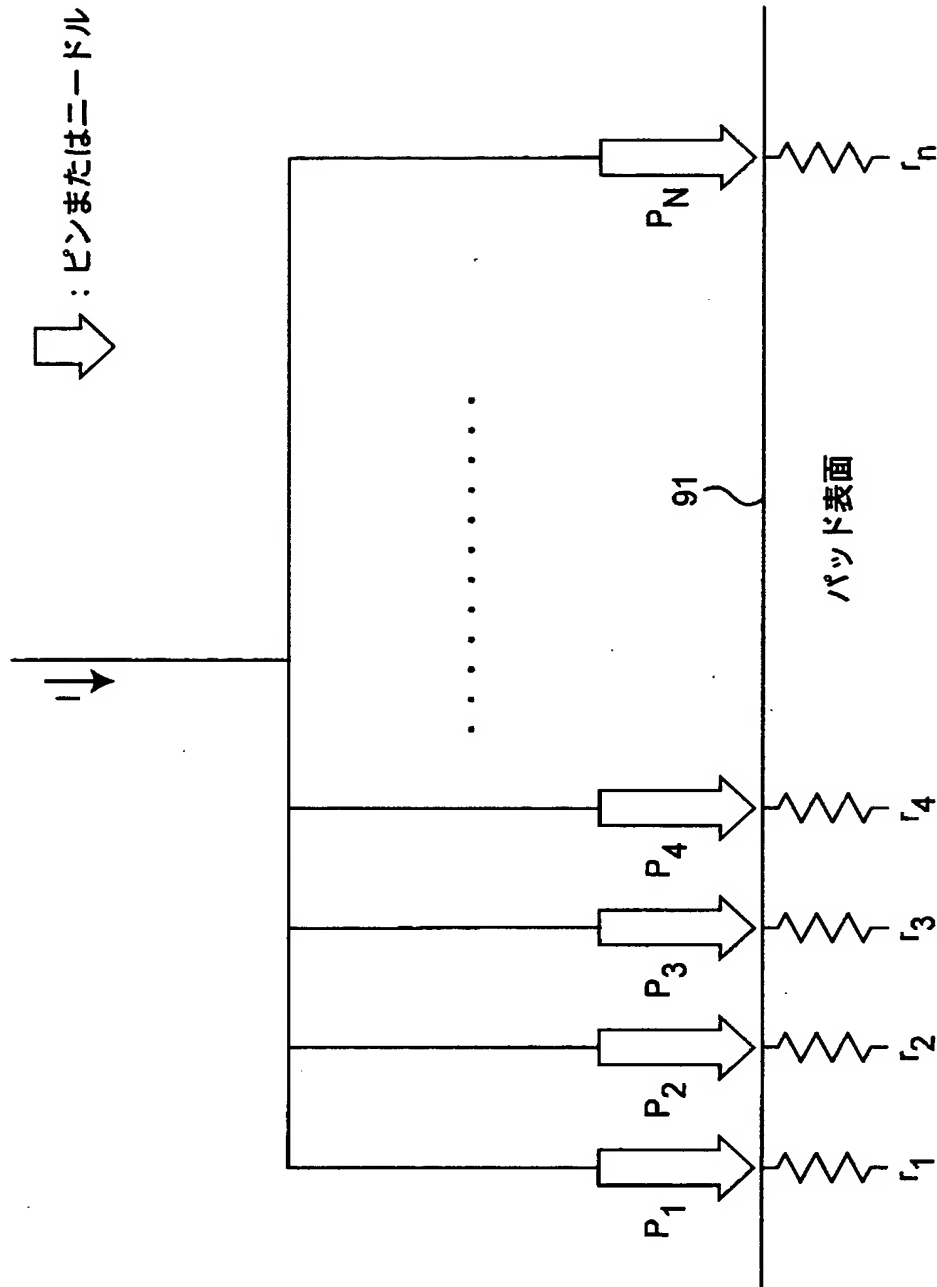
【図 7】



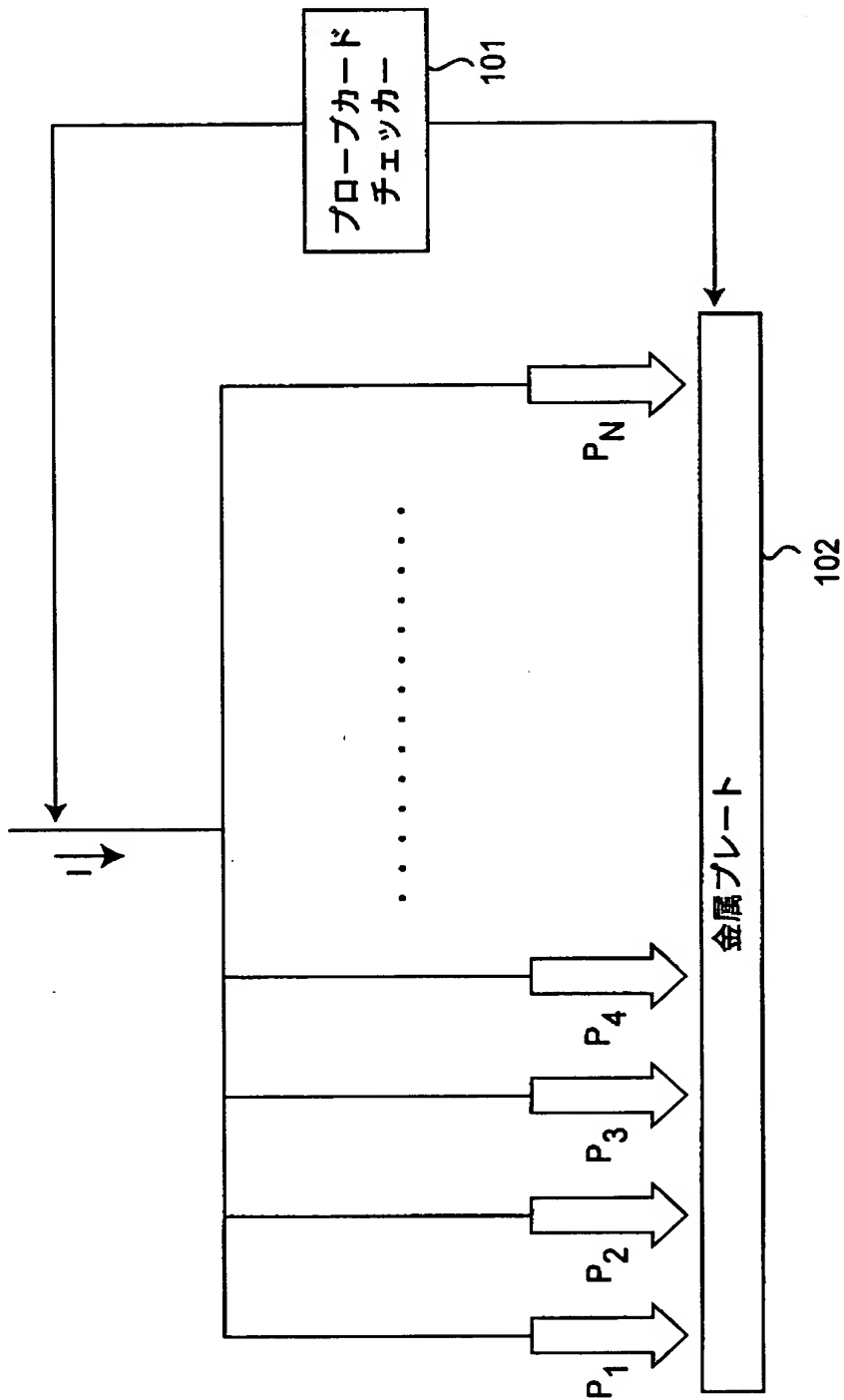
【図 8】



【図 9】



【図10】



【書類名】 要約書

【要約】

【課題】 大電流でのウエハテストやチップテストが可能なプローブカードを提供すること。

【解決手段】 各プローブピンにバランス抵抗を接続し、各プローブピンにプローブカードチェック用の配線を設けることにより、大電流でのウエハテストやチップテストを可能とし、プローブカードのメンテナンスも容易にする。

【選択図】 図 2

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 6 0 1 3]

1. 変更年月日	1 9 9 0 年 8 月 2 4 日
[変更理由]	新規登録
住 所	東京都千代田区丸の内 2 丁目 2 番 3 号
氏 名	三菱電機株式会社